

САМОСИНХРОННЫЕ МИКРОПРОЦЕССОРЫ ДЛЯ ПРОМЫШЛЕННЫХ КОНТРОЛЛЕРОВ: ПОВЫШЕНИЕ ЭНЕРГОЭФФЕКТИВНОСТИ ВЫЧИСЛЕНИЙ В АСУТП

**Д.И. Воронков, Е.В. Гладкова, А.В. Руткевич (ЗАО "Ди Эс Технолоджи"),
В.Б. Стешенко (ФГУП "РНИИ КП"), Д.А. Строганов, Г.В. Шишкин (ЗАО "Ди Эс Технолоджи")**

Одним из основных требований, предъявляемых к аппаратным средствам современных АСУТП, является их низкое энергопотребление. Реализовать это требование только технологическими приемами сегодня уже не удастся. Рассмотрим некоторые системо- и схемотехнические особенности проектирования контроллеров для АСУТП на основе самосинхронной архитектуры, обеспечивающей минимизацию энергопотребления.

Ключевые слова: синхронная, самосинхронная и квазисамосинхронная архитектура, минимизация энергопотребления, тактовый генератор.

В настоящее время устройства автоматизации условно можно разделить на три группы по уровню энергопотребления [1]. К первой группе относятся стационарные контроллеры, предел мощности для которых установлен в 5 Вт. Исходя из планируемого объема вычислений до 10^{12} операций/с, получим требуемую эффективность 10^{11} операций/Вт. Это в 1000 раз больше, чем в процессорах современных ПК. Уровень энергопотребления микросхем в стационарной аппаратуре ограничен на уровне единиц Ватт.

Ко второй группе относятся контроллеры с автономным питанием. Эти устройства должны обеспечивать телефонную и Internet-связь, взаимодействие с системой безопасности, биометрическую идентификацию и т. д. Они снабжены беспроводным каналом связи с сетью, обладающим пропускной способностью до 108 бит/с. Максимальная потребляемая мощность устройств 500 мВт. Используемые микросхемы должны иметь милливаттный уровень потребления.

К третьей группе относятся разнообразные сенсоры и точки доступа к сети. Большая их часть должна иметь автономное электропитание от аккумуляторов, солнечных батарей, топливных элементов и др. При постоянном функционировании запаса энергии должно хватать на несколько лет. Наибольшую проблему представляет беспроводная связь этих устройств. Скорости передачи информации низкие 1...104 бит/с, дальность связи около 10 м. Система связи строится по иерархическому принципу. Ближняя связь — 10 м, связь в здании — 100 м, локальная связь — 1000 м, далее — городская или национальная сеть. Максимальная мощность таких устройств около 1 мВт, а средняя ≤ 100 мкВт. Эти устройства относятся к микроваттному уровню потребления энергии.

Для столь резкого повышения вычислительной мощности и энергетической эффективности электронной аппаратуры потребуется новый уровень интеграции микросхем и новая комбинация технологий энергосбережения, включающая в том числе и схемотехнические и архитектурные способы повышения энергоэффективности вычислений.

Большинство современных процессоров для ПК, микроконтроллеров, сигнальных процессоров строятся на основе синхронной схемотехники. Работа процессора подчинена тактовому генератору, который задает темп работы схемы. В настоящее время у большинства пользователей "тактовая частота" стала одним

из главных параметров при покупке нового ПК, выбирая эту цифру наибольшей, у них появляется понятие о скорости, при этом большая часть даже не осознает смысл этой фразы. Более продвинутые пользователи понимают, что частота является важным показателем производительности, но не самым главным, отмечая дополнительно такие характеристики, как энергопотребление, надежность и общую производительность.

Еще в середине 1950 годов XX века активно исследовались две альтернативные методологии построения схем: синхронная и самосинхронная [2]. Взаимодействие между физическим и системным временем в синхронной методологии проектирования происходит через тактовый генератор, который удаляет физическое время из поведения модели. События, происходящие во внешних часах, отделены от модели системного поведения и не имеют причинно-следственного отношения к событиям в системе. Все события синхронизируются метками физического времени, то есть эти события могут инициироваться только от сигнала тактового генератора. Для корректной работы такой схемы период тактового сигнала должен выбираться из расчета на худший случай с некоторым запасом и соответствовать максимально возможному времени переключения самых "медленных" элементов при наихудших условиях функционирования (низкое напряжение питания, высокая температура, наихудшие параметры ТП изготовления микросхемы и др.). При этом действительная длительность инициированных событий не отслеживается.

На рис. 1 показана временная диаграмма работы синхронной конвейерной схемы состоящей из трех блоков. Каждый блок содержит D-триггер и комбинационную схему. На диаграмме показано время переходных процессов блоков конвейера, которое зависит от поступающих данных и логики работы. На диаграмме видно, что временные ресурсы схемы используются не полностью. Таким образом, цена корректной работы синхронных схем — недоиспользование ее возможностей по быстродействию на 50...70% по сравнению с номинально возможным быстродействием [2].

В самосинхронной методологии тактовый генератор отсутствует, а механизмы, обеспечивающие системное время включаются в модель системного поведения и разрабатываются вместе с созданием начального поведенческого описания. Самосинхронные системы строятся на основе механизма фиксации окончания переходного процесса, то есть определения реального мо-

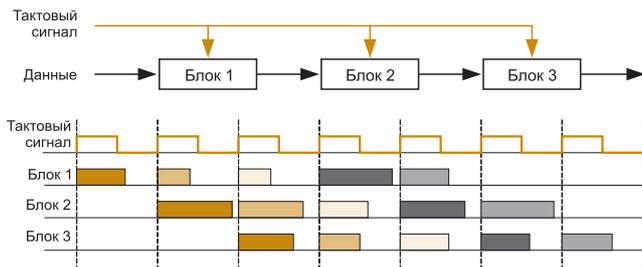


Рис. 1

производителя завершения вычисления. Пример самосинхронной конвейерной схемы показан на рис. 2. Синхронизация каждого блока осуществляется по сигналу готовности (завершение вычислений) последующего блока. В отличие от синхронного подхода, где быстродействие определяется работой самого медленного элемента при наихудших условиях, в самосинхронной – быстродействие определяется самым медленным блоком на данном такте обработки и текущих условиях работы.

Существует два подхода к реализации самосинхронных схем, а точнее к методам определения момента завершения вычислений: непосредственное определение – такие схемы называются строго самосинхронные и косвенная оценка, например, с помощью линии задержки, соответствующей наихудшему случаю, – квазисамосинхронные. Из-за того, что квазисамосинхронные схемы непосредственно не определяют момент завершения вычислений, они позволяют учесть только внешние условия (питание, температуру) и параметры ТП, но не учитывают обрабатываемые данные.

Основными преимуществами строго самосинхронных схем являются:

- естественная устойчивость к параметрическим отказам, вызываемым старением элементов и изменением их параметров;
- естественная 100% самопроверяемость и самодиагностируемость по отношению к множественным константным неисправностям;
- безопасность функционирования на основе бестестовой локализации неисправностей (то есть прекращение работы в момент отказа элемента), исключающая выдачу недостоверной информации, с одновременной индикацией места события;
- высокая эффективность создания надежных изделий;
- максимально возможная область эксплуатации, определяемая только физическим сохранением переключательных свойств элементов базиса реализации [2].

Одним из первых удачных процессоров без тактового генератора стал ORDVAC (Ordnance Variable Automated Computer), построенный в Илионском университете. В результате изучения асинхронных процессоров в Манчестерском университете был построен процессор MU5 (www.osp.ru/os/2002/05/181445/). В 1997 г. корпорация Intel создала совместимый с процессором Pentium асинхронный тестовый кристалл, который был в три раза

Воронков Д.И. – руководитель проекта, **Гладкова Е.В.** – ведущий инженер, **Руткевич А.В.** – ген. директор, **Строганов Д.А.** – инженер, **Шишкин Г.В.** – руководитель проекта ЗАО "Ди Эс Технолоджи".
Стещенко В.Б. – канд. техн. наук, нач. отдела проектирования СБИС ФГУП "РНИИ КИ".

Контактный телефон (495) 745-42-18. E-mail: info@dso.ru

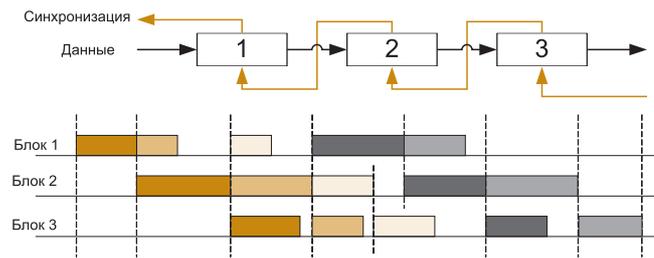


Рис. 2

более производительнее и потреблял вдвое меньше энергии. В 1998 г. компания Philips выпустила асинхронный процессор для своих пейджерсов. В 2001 г. Intel в Pentium 4 частично реализовала элементы асинхронной логики (www.pcweek.ru/themes/detail.php?ID=69101).

Исследования данной области продолжают и в настоящее время. Так, компания Handshake Solutions, используя топологию самосинхронных процессорных ядер, разработала самосинхронный процессор ARM996HS, построенный на базе 32-разрядного ядра ARM и предназначенный для использования в системах обработки информации ПВ (www.handshakesolutions.com). При сравнении со своим синхронным аналогом скорости ARM996HS обеспечивает почти трехкратное уменьшение потребляемой мощности на 1 МГц. Компания Achronix разработала микросхему с архитектурой FPGA (field-programmable gate array) с самосинхронными элементами, работающими на частотах до 1,5 ГГц, которая превосходит по всем показателям существующие решения (www.achronix.com) от мировых лидеров в этой области. В данный момент доступны опытные образцы и отладочная плата.

В России работы в области самосинхронной схемотехники проводились в Институте проблем информатики РАН, где была создана модель самосинхронного кристалла, который является функциональным аналогом синхронного микроконтроллера PIC18CXX, широко используемого в отечественных разработках [3].

В настоящее время обеспечение энергетической эффективности вычислений становится одной из важнейших задач при разработке электронной аппаратуры. Поэтому исследования и разработки в области способов достижения высокой энергоэффективности будут интенсивно развиваться, это научное направление представляется авторам весьма перспективным.

Список литературы

1. *Адамов Д.Ю.* Проблема энергетической эффективности вычислений в информационных сетях будущего. // Электросвязь. 2006. № 5.
2. *Соколов И.А., Степченков Ю.А., Петрухин В.С., Дьяченко Ю.Г., Захаров В.Н.* Самосинхронная схемотехника – перспективный путь реализации аппаратуры // Научные технологии. 2007. № 5-6.
3. *Степченков Ю.А., Петрухин В.С., Дьяченко Ю.Г.* Опыт разработки самосинхронного ядра микроконтроллера на базовом матричном кристалле // Нано- и микросистемная техника. 2006. №5.