

Е.В. Воловикова, С.У. Увайсов

## ДИАГНОСТИКА АНАЛОГОВЫХ СХЕМ С УЧЕТОМ ТЕПЛОВЫХ РЕЖИМОВ ЭЛЕКТРОРАДИО-ЭЛЕМЕНТОВ

В статье приведен анализ методов диагностирования с точки зрения поиска дефектов в аналоговых радиоэлектронных устройствах. Для повышения достоверности диагностирования предложен усовершенствованный метод справочников, учитывающий взаимосвязи электрических и тепловых процессов в диагностируемых устройствах. Приведены примеры, подтверждающие, что такой учёт позволяет повысить достоверность диагностирования.

E.V. Volovikova, S.U. Uvaysov

## ANALOG CIRCUIT TESTING TAKING INTO ACCOUNT THERMAL CONDITIONS OF ELEMENTS

There is analysis of testing methods for searching faultinesses in analog electronics in the article. Improved directory method is submitted to increase test reliability, it takes into account correlation electrical and thermal processes in tested devices. There are the examples which verify, that taking into account thermal process in electrical analog circuit testing allows increasing test reliability.

Обеспечение высоких показателей надежности и качества радиоэлектронных средств (РЭС) является одной из основных задач проектирования. Вероятность безотказной работы любого РЭС зависит в общем случае от качества проектирования, культуры производства и правильности эксплуатации. Качество РЭС формируется в процессе изготовления и поддерживается в процессе эксплуатации. Несовершенство технологии производства и нарушение режимов эксплуатации могут вызвать появление различных дефектов.

В настоящее время большая часть выпускаемых РЭС относится к классу цифровых устройств, но при общем процентном сокращении доли выпускаемых аналоговых устройств на рынке, в абсолютных цифрах их количество увеличивается. Такие устройства, как блоки питания, стабилизаторы, генераторы и т.п. могут быть аналого-цифровыми, но основная функциональная часть схемы реализована в аналоговой области. Поэтому задача диагностирования аналоговых устройств по-прежнему актуальна.

Для эффективного решения задачи обнаружения возникших дефектов необходимо уже при проектировании обеспечить диагностируемость РЭС. Наибольшее применение при решении задачи диагностики нашли следующие методы и технологии:

- DFT (Design for Test) или технология проектирования контролепригодных схем – технология, которая упрощает разработку и проведение производственных испытаний, а также обеспечивает диагностируемость микроэлектронного оборудования. Большинство вариантов DFT, применяе-

мых сегодня, основаны на принципе структурного испытания. Структурное испытание не создает прямого воздействия для определения, все ли выходные функции схемы соответствуют норме. Вместо этого осуществляется проверка, что схема правильно собрана из некоторых низкоуровневых составных частей в соответствии со структурной таблицей соединений. При этом должно соблюдаться следующее условие: если таблица соединений корректна, и структурная проверка подтверждает правильность сборки элементов схемы, тогда схема должна работать корректно [1]. Эта технология применяется для диагностики РЭС при производстве.

- JTAG (Joint Test Automation Group) или Boundary Scan – периферийное сканирование, используется для внутрисхемной проверки работоспособности плат. Эта технология предполагает отсутствие зондов, но при ее использовании преимущества традиционной внутрисхемной проверки сохраняются, то есть диагностируется работоспособность элементов схемы. Периферийное сканирование предполагает преобразование внешних зондов с многозондового адаптера во внутренние, так называемые электронные зонды. Они предусмотрены на краю кристалла, откуда эта технология и получила свое название [2]. Одним из основных недостатков является включением в схему избыточной логики, а также связей, не являющихся необходимыми для функционирования. Также надо отметить, что эта технология в основном применяется для проверки цифровых схем. Возмож-

ность проверки схем смешанного или аналогового сигналов сейчас только обсуждается [3].

- АТРГ или технология автоматической генерации образцов, используемая для электрической проверки полупроводников, где тестовый набор автоматически генерируется программой. Вектор последовательно применяется к проверяемым устройствам, и отклик устройства на каждый входной сигнал сравнивается с образцовым откликом от исправного устройства. Ошибка в отклике устройства означает, что оно неисправно. Эффективность АТРГ оценивается полнотой проверки, то есть все ли неисправности удалось обнаружить с помощью набора тестов, а также ценой выполнения проверки. Основная сфера применения этой технологии – проверка работоспособности полупроводниковых устройств в цифровой схеме [4].
- BIST или встроенное самотестирование – технология проектирования дополнительного оборудования и программного обеспечения, содержащихся в интегральных схемах и позволяющих проводить проверку их работы с использованием их собственных схем. BIST уменьшает зависимость от внешнего автоматического тестового оборудования (ATE), однако ей свойственны недостатки (те же, что и у JTAG-технологии).

Перечисленные технологии реализованы в программных средствах создания контролепригодных РЭС и проверки их работоспособности на этапе проектирования и производства, например, таких как:

- onTAP Boundary Scan Software (Flynn Systems). Применяется для разработки и проведения диагностики печатных плат с помощью JTAG-технологии.
- ProntoTEST-FIXTURE software (UniSoft). Применяется для диагностики печатных плат с помощью ATE.
- Galaxy Design Platform (Synopsys). Пакет программ для проектирования, отладки и диагностирования цифровых интегральных микросхем.
- Design for Test (Mentor Graphics). Пакет программ для разработки, усовершенствования тестов и диагностирования печатных плат с использованием технологий АТРГ, BIST и JTAG.

Перечисленные выше методы и программные продукты ориентированы на применение для диагностики цифровых электронных средств, печатных плат и интегральных микросхем.

Для диагностирования аналоговых схем используются следующие методы: метод справочников, параметрическая идентификация, методы контроля неисправностей, приближенные методы и т.д. Многие из этих методов обладают следующими недостатка-

ми: большой объем вычислений, необходимость доступа ко всем узлам схемы, чувствительность к погрешностям вычислений и, как следствие, трудность практической реализации.

Преимущества метода справочников:

- вычисления сводятся к выполнению простых математических операций, что облегчает его реализацию на ЭВМ;
- возможность использования программ математического моделирования, таких, как PSpice, Spice, АСОНИКА-Т и т.п., позволяет значительно сократить время на составление таблицы неисправностей;
- возможность диагностирования катастрофических и постепенных неисправностей с большим уходом параметров;
- интуитивная понятность, что облегчает практическое применение метода.

Основным недостатком этого метода является невозможность диагностировать незначительный уход параметров элементов за пределы допуска.

При применении этого метода для достижения достоверности диагностирования необходимо обеспечить высокую точность расчетов выходных характеристик в контрольных точках. Для теплонагруженных РЭС, к которым относятся многие аналоговые устройства, повышение точности моделирования возможно за счет расчета электрической модели не при номинальных температурах электрорадиоэлементов (ЭРЭ), а при реальных значениях. Так как электрический и тепловой процессы в ПУ взаимосвязаны, то модель должна описывать процессы с учетом комплексного характера их протекания.

Исследование характеристик в контрольных точках осуществляется на основе диагностической модели печатного узла (ПУ), представленной на рис. 1.

Диагностическая модель рассматривает множество состояний объекта диагностирования  $n$ , как исправных, так и неисправных.

На вход модели подается матрица тестовых электрических сигналов  $[X]$ . Количество строк матрицы соответствует количеству доступных входов РЭУ. Каждый столбец представляет собой набор электрических сигналов, подаваемых на эти входы для определения возможных неисправностей. В общем случае один набор тестовых воздействий позволяет определить  $k$  неисправностей,  $k \leq M$ , где  $M$  – количество моделируемых неисправностей.

На выходе модели получается матрица выходных электрических характеристик  $[Y]$ . Количество строк матрицы соответствует количеству контрольных точек. Каждый столбец матрицы представляет собой вектор выходных характеристик, измеряемых в кон-

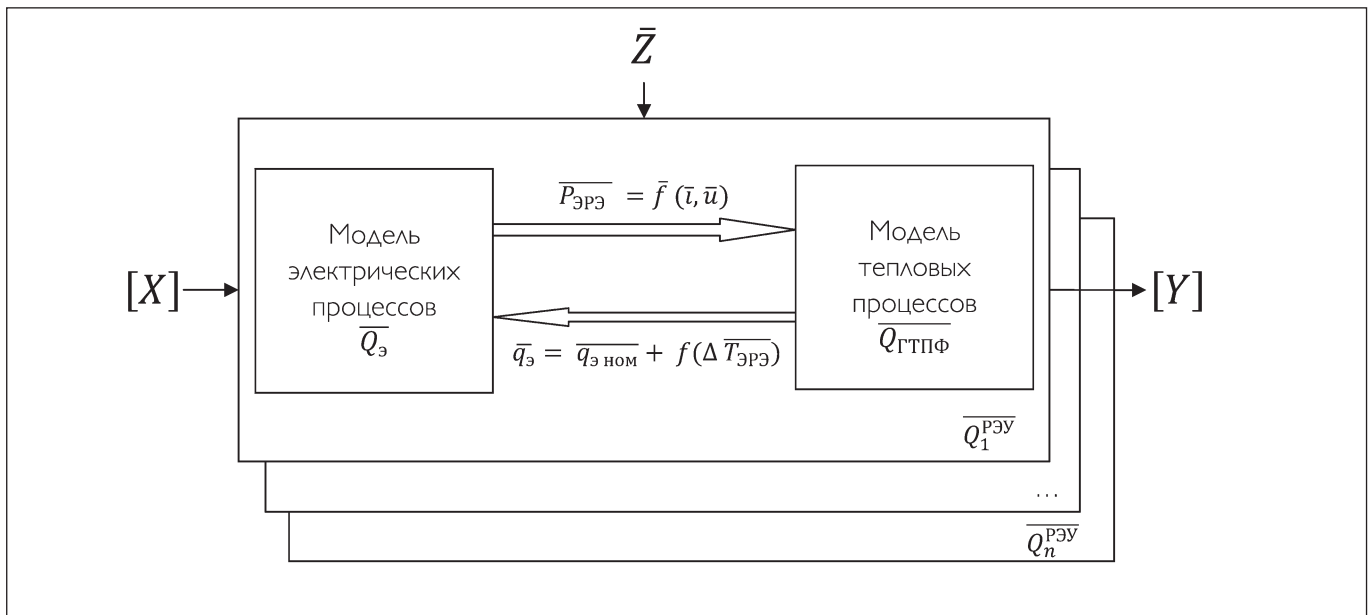


Рис. 1. Диагностическая электротепловая модель РЭС

трольных точках электрической схемы РЭУ, являющихся откликами на подаваемое тестовое воздействие, полученными при моделировании конкретного состояния РЭУ. В общем случае один набор тестовых воздействий определяет только часть неисправностей, поэтому множества неисправностей, определяемых разными наборами тестовых воздействий, могут пересекаться. Таким образом, количество столбцов матрицы может превышать количество исследуемых состояний.

Внешние возмущающие воздействия, общие для всех моделируемых состояний РЭУ, составляют вектор  $\bar{Z}$ . Например, компонентом вектора может быть температура окружающей среды, используемая при моделировании тепловых процессов.

Внутренние модельные параметры, характеризующие одно из  $n$  возможных состояний РЭУ, составляют вектор  $\bar{Q}_n^{\text{РЭУ}}$ . В него входят параметры электрической схемы  $\bar{Q}_э$ , геометрические и теплофизические параметры конструкции  $\bar{Q}_{\text{ГТПФ}}$ , описывающие конкретное моделируемое состояние РЭУ (исправное или с внесенной неисправностью).

В рамках диагностической модели проводится комплексное электротепловое моделирование. В результате расчета модели электрических процессов получаются мощности тепловыделения ЭРЭ. Полученные мощности используются в модели тепловых процессов для расчета индивидуальных температур ЭРЭ, которые, в свою очередь, являются параметрами электрической модели, позволяющими учитывать зависимость электрических параметров ЭРЭ от температуры. Основами, используемыми в комплексной электротепловой модели, служат принцип

электротепловой аналогии и теория топологического моделирования, позволяющие унифицировать процесс расчета моделей.

Для диагностирования аналоговых электрических схем с учетом температур электрорадиоэлементов разработан метод, блок-схема которого изображена на рис. 2.

Исходными данными для создания справочника для диагностирования печатного узла (рис. 2, бл. 1) данным методом служат электрическая схема (рис. 2, бл. 2), чертеж конструкции (рис. 2, бл. 3) и список возможных неисправностей исследуемого объекта (рис. 2, бл. 4). При этом рассматриваются следующие виды дефектов: катастрофические одиночные и множественные неисправности типа «обрыв» и «короткое замыкание». При этом важно сформировать как можно более подробный список возможных неисправностей, поскольку впоследствии могут быть идентифицированы только эти типы неисправностей. Естественно, что от числа неисправностей в этом списке будут зависеть размеры таблицы неисправностей, что накладывает ограничения на применимость метода.

На следующем этапе на основе этих данных синтезируется множество комплексных электротепловых диагностических моделей (рис. 2, бл. 5). Для каждой модели существует система уравнений  $W(I, U, T, Q) = 0$ , связывающая между собой множество токов  $I$ , напряжений  $U$ , температур  $T$ , а также множество  $Q$  электрических, геометрических и теплофизических параметров ПУ. Комплексные модели исследуются при воздействии различных тестовых сигналов. Входные воздействия выбира-

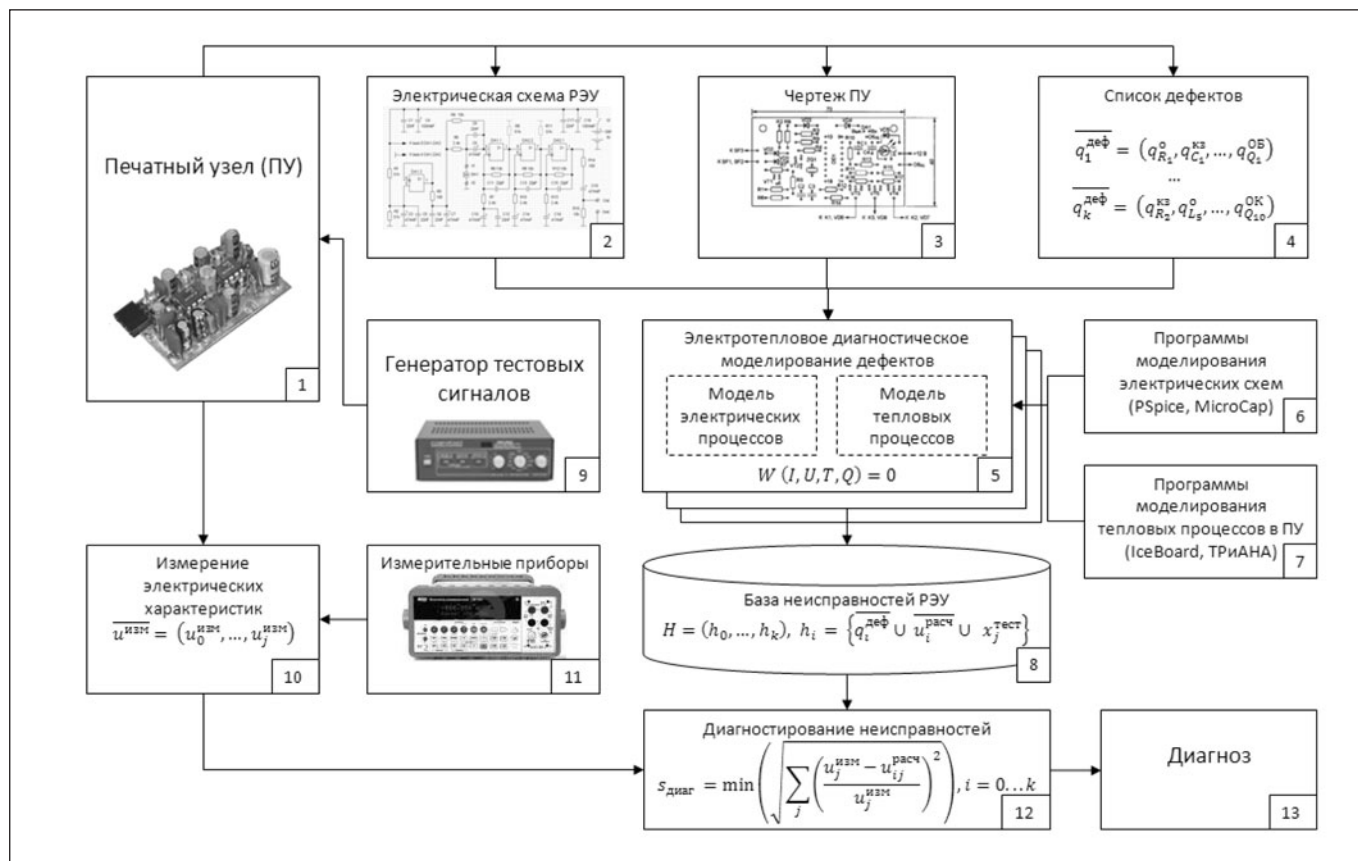


Рис. 2. Блок-схема метода диагностирования аналоговых электрических схем с учетом температур ЭРЭ

ются так, чтобы реализовать открытые, закрытые и «линейные» состояния полупроводниковых приборов (например, диодов, транзисторов и т.д.). Расчет эффективности воздействия при обнаружении неисправности  $f$  основан на формуле евклидова расстояния  $d_f$ :

$$d_f = \sum_{j \in M} (V_j^0 - V_j^f)^2, f \in F$$

где  $V_j$  – номинальное напряжение постоянного тока в  $j$ -м узле при наличии неисправности;  $M$  – множество узлов измерения;  $F$  – множество индексов возможных неисправностей.

Если  $d_f < 0.5 n_m$  (эвристическая граница), где  $n_m$  – число узлов измерения, то неисправность  $f$  не обнаруживается и необходимо выбрать другое входное воздействие.

Выбор контрольных точек определяется несколькими условиями. Первое – это физическая доступность контрольной точки для измерения при проведении диагностики. Второе – это информативность контрольной точки, то есть измерения в этой точке должны позволять однозначно идентифицировать как можно большее количество неисправностей при различных входных воздействиях.

Расчет моделей проводится с помощью проблемно-ориентированного программного обеспечения. Для расчета электрических подмоделей (рис. 2, бл. 6) могут быть использованы системы PSpice, WinSpice, MicroCap и т.п. При моделировании тепловых процессов в ПУ (рис. 2, бл. 7) могут быть использованы следующие программные комплексы: IceBoard, ТРИАНА, АСОНИКА-ТМ, ВЕТАsoft Board, PCAnalyze и др. В соответствии с описанной комплексной электро-тепловой диагностической моделью между программными комплексами организуется передача данных из результатов расчетов.

Результаты расчета комплексной диагностической модели для каждой неисправности при различных тестовых воздействиях сохраняются в базе неисправностей (рис. 2, бл. 8), которая содержит множество состояний  $H$ . Каждый элемент этого множества описывается следующими параметрами:  $q_i^{деф}$  – элемент списка дефектов;  $u_i^{расч}$  – расчетные значения напряжений в контрольных точках;  $x_j^{тест}$  – тестовое входное воздействие.

При диагностике неисправности с помощью генератора тестовых сигналов (рис. 2, бл. 9) создаются входные воздействия, выбранные на предыдущих этапах, которые подаются на входы ПУ. После выхо-



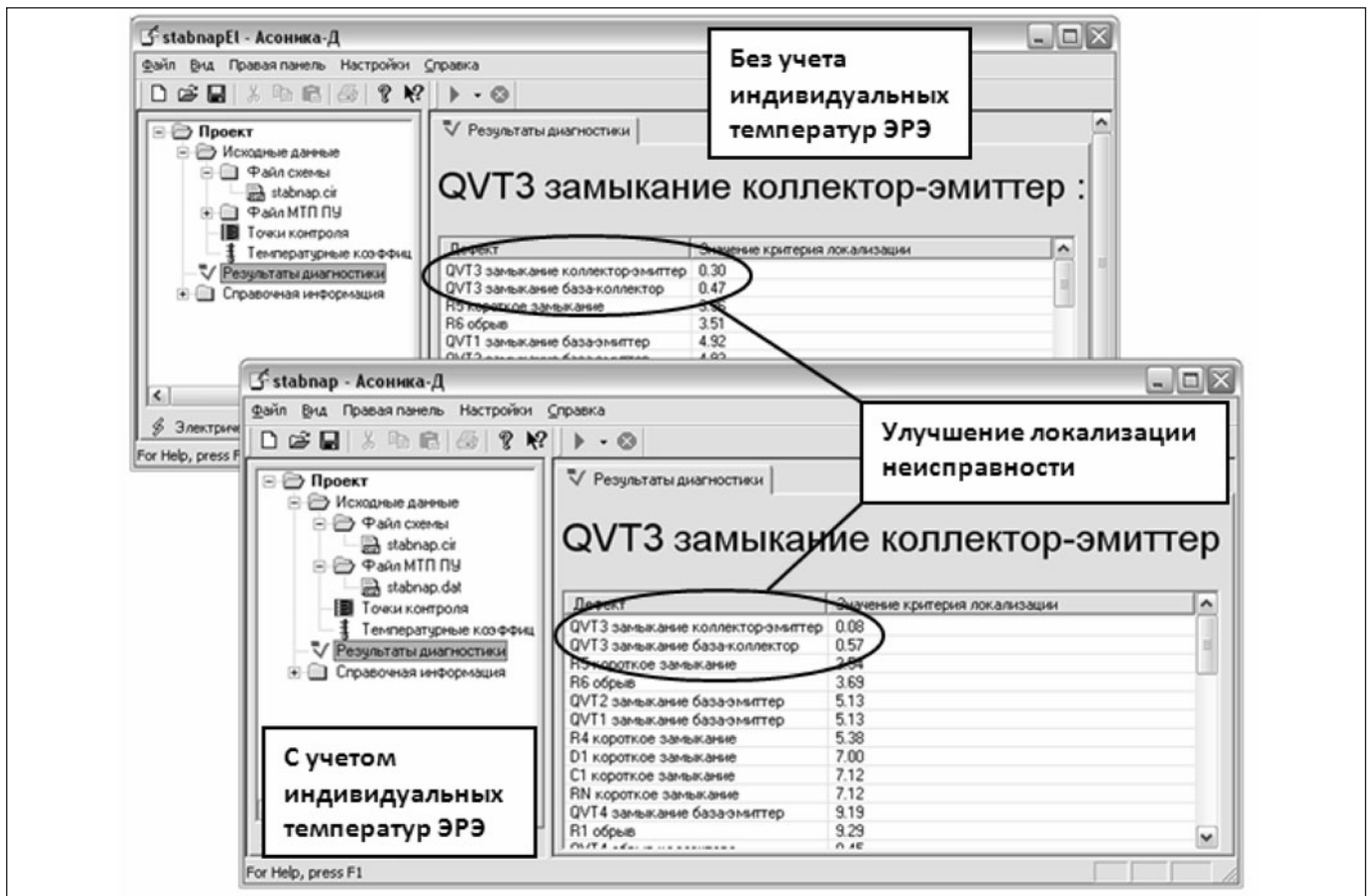


Рис. 3. Пример улучшения локализации неисправности при применении метода диагностирования аналоговых электрических схем с учетом тепловых режимов ЭРЭ

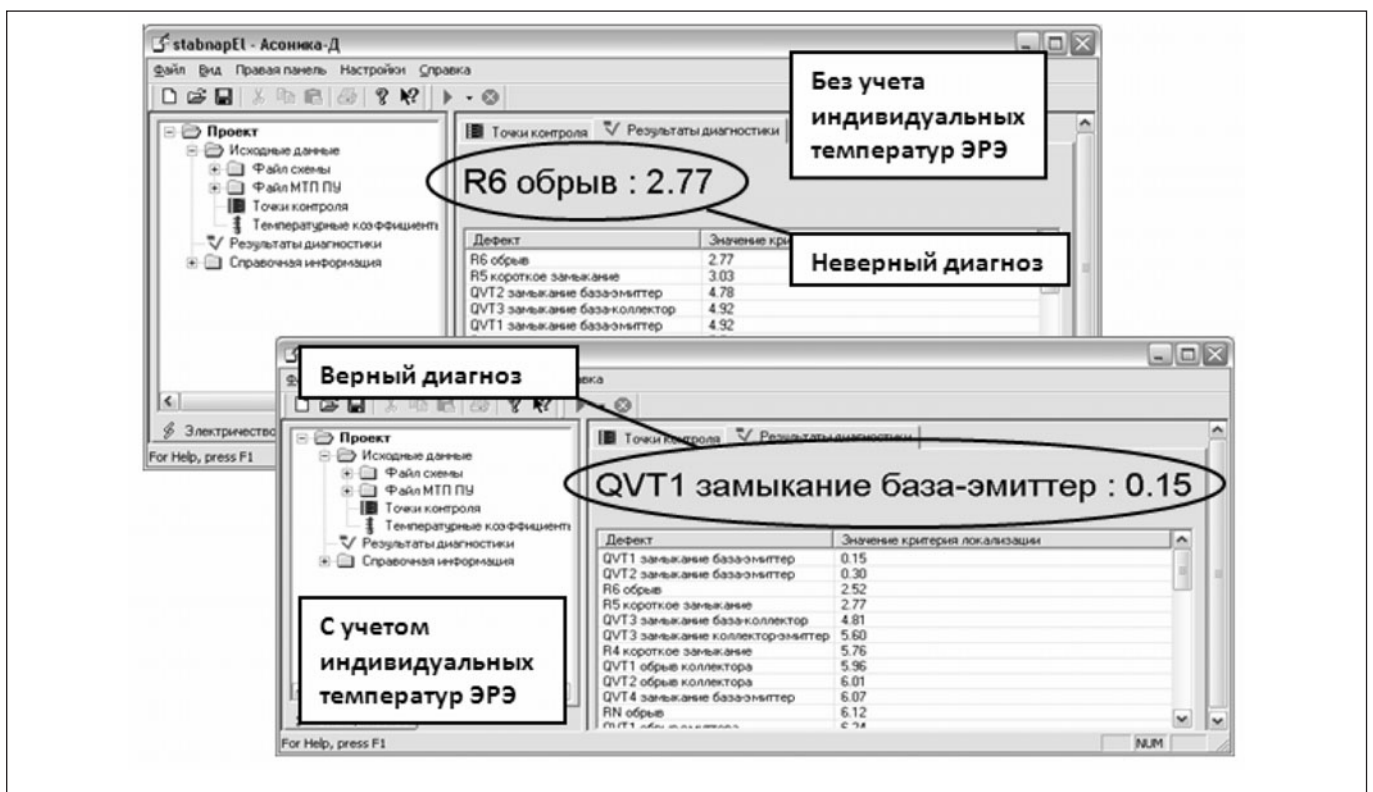


Рис. 4. Пример получения неверного диагноза при диагностировании без учета температур ЭРЭ

да в стационарный тепловой режим с помощью измерительного оборудования (рис. 2, бл. 11) проводятся измерения напряжения в контрольных точках (рис. 2, бл. 10).

Для каждой неисправности из списка проводится расчет критерия локализации  $s_{\text{диаг}}$  (рис. 2, бл. 12). В качестве диагноза (рис. 2, бл. 13) выбирается та неисправность, у которой критерий локализации минимален. Если вычисленные значения критерия локализации нескольких неисправностей близки друг к другу и минимальному значению, то возникает множество неоднозначно определяемых неисправностей. Для разрешения этой ситуации могут использоваться операции над множествами, полученными при различных значениях тестовых сигналов (конъюнкция и дизъюнкция).

Данный метод был реализован в программе диагностирования по электрическим характеристикам «DiaEl», входящей в подсистему АСОНИКА-Д. В программе «DiaEl» автоматизируется построение диагностической модели, комплексный электротепловой расчет, а также расчет критерия локализации, по которому можно сделать вывод о наличии конкретной неисправности.

На рис. 3 представлен пример улучшения локализации неисправности в стабилизаторе напряжения. Как видно из рисунка, в случае проведения диагностики стандартным методом справочников (без учета температур) у двух неисправностей значения критерия локализации близки. Применение разработанного метода позволило точнее рассчитать значения критерия локализации и однозначно определить имеющуюся неисправность.

На рис. 4 представлен пример получения неверного диагноза при диагностировании методом справочников без учета тепловых режимов ЭРЭ.

Успешное применение метода определяется несколькими факторами:

- уровнем обеспечения диагностируемости устройства на этапе проектирования схемно-конструктивного решения РЭС;
- сохранением точности диагностической модели при всех возможных неисправностях, описанных в справочнике;
- корректностью выбора входных тестовых воздействий и контрольных точек.

Описанные в статье модель и метод позволяют повысить достоверность диагноза по сравнению с применением стандартного метода справочников при сохранении его основных достоинств.

---

## ЛИТЕРАТУРА

---

1. Gray K. Electronics Testing into the 21st Century: Success in Test Is in Capabilities, Not Specifications / K. Gray, W. Tustin. // Test and Measurements World. №2/2007.
2. IEEE Std 1149.1 (JTAG/Boundary Scan). Tutorial. – GICPEL electronic GmbH, 2006.
3. Kacand U., Novak F., Azas F. Extending IEEE Std. 1149.4 Analog Boundary Modules to Enhance Mixed-Signal Test // Test and Measurements World. №12/2006.
4. Cornish M. The software standard defines automated test and measurement in terms of signals applied to the UUT, making the underlying test equipment transparent // Test and Measurements World. №3/2006.