

УДК 681.32

СКОБЦОВ Ю. А. д.т.н., профессор,  
СКОБЦОВ В. Ю. к.т.н., доцент,  
НАССЕР ИЯД К. М. аспирант (ДонНТУ)

## Проверяющие тесты для перекрестных неисправностей типа задержка

### Введение

Современные технологии производства компьютерных систем требуют анализа не только классических константных неисправностей, но и более сложных моделей, включая «перекрестные неисправности» (cross talk faults)[1,2]. В первую очередь это характерно для глубокого субмикронного (deep submicron - DSM) проектирования, где необходимо анализировать физические дефекты, которые влияют на временные характеристики схемы. Увеличение плотности транзисторов на кристалле ведет к тому, что большое количество элементов может переключаться одновременно и, как следствие, уменьшается уровень

напряжения и увеличивается задержка распространения сигналов. При этом некоторые пересекающиеся линии, которые предполагались электрически изолированными, могут взаимодействовать друг с другом. Одно из подобных взаимодействий, вызванное паразитической емкостной связью между проводниками, называется “crosstalk”(перекрестная помеха), может привести к функциональным проблемам и ухудшить временные характеристики, как показано на рис.1.

Поэтому обычно рассматриваются два основных типа перекрестных помех: 1) “crosstalk” индуцированные импульсы; 2) “crosstalk” индуцированные задержки[3,4].

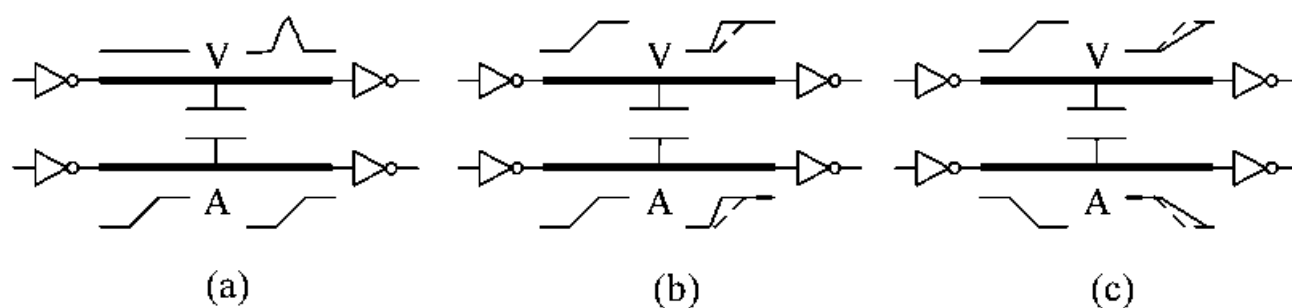


Рисунок 1 – Пример перекрестного влияния сигналов вследствие емкостной связи: а) индуцированный импульс; б) индуцированное ускорение сигналов; в) индуцированное замедление сигналов (задержка).

## Основные результаты

### 1. Неисправности индуцированные задержки

В настоящей работе рассматривается второй тип перекрестных неисправностей, которые имеет место тогда, когда на линиях «агрессоре» и «жертве» происходят (почти) одновременные переходы сигналов. Если на обеих линиях переходы в одном направлении, то время перехода сокращается и, следовательно, уменьшается время задержки распространения сигналов. Этот эффект называется «перекрестным ускорением» (“crosstalk speedup”). Сильный «агрессор» может вызвать задержку распространения сигнала на линии-«жертве», которая имеет противоположное значение сигнала. Если на линиях «агрессоре» и «жертве» происходят переходы сигналов в противоположных направлениях, то время перехода увеличивается и имеет место эффект «перекрестного замедления» (“crosstalk slowdown”). Если вызванный шум на линии-«жертве» больше порогового напряжения или индуцированная задержка больше допустимой, то это может привести к логическим отказам или функциональным проблемам на соседних триггерах или выходах. Перекрестные неисправности вызываются паразитическими наводками между соседними проводящими линиями, которые в общем случае имеют индуктивные и емкостные составляющие. Для информационных линий в схемах доминирует емкостные святи.

### 2. Генерация тестов для неисправностей индуцированные задержки

Генерация проверяющих тестов для этих неисправностей отличается от построения тестов для неисправностей типа задержка распространения сигналов несмотря на то, что она также основана на использовании пар тестовых наборов [5,6]. При построении проверяющего теста для такой неисправности необходимо: 1) найти входные наборы, которые вызывают необходимый переход сигналов на линии-агрессоре; 2) найти входные наборы, обеспечивающие необходимое изменение сигнала на линии-«жертве» и распространение возникшей задержки от жертвы до одного из внешних входов. Задача построения тестовой пары входных наборов для заданной пары линий схемы “жертва-агрессор” рассмотрена в предыдущих работах [3,4].

Здесь рассматривается задача построения теста для кратных неисправностей задержек, индуцированных различными линиями агрессорами. В этой постановке задачи линии-жертвы входят в некоторый путь, связывающий внешний вход с внешним выходом схемы. Множество линий-агрессоров образуют те линии схемы, которые могут воздействовать на линии-жертвы и тем самым вызвать задержку распространения сигнала

на указанном пути. При решении этой задачи необходимо решить как минимум три подзадачи:

- выбор множества критических путей, формирующей линии-жертвы;
- выбор множества линий-агрессоров для заданного критического пути;
- построение пары входных тестовых наборов, проверяющих индуцированные задержки для заданного пути и множества линий-агрессоров.

### 3. Выбор множества критических путей

Количество потенциальных перекрестных неисправностей – пар линий жертва-агрессор для реальной схемы огромно. И большинство таких неисправностей не имеет смысла или невозможно тестировать. Поэтому на первом этапе определяется сокращенное множество неисправностей индуцированных задержек обычно на основе статического временного анализа схемы. Далее иллюстрация излагаемого подхода будет рассматриваться на примере схемы C17 рис.2. Множество критических путей и линий, входящих в эти критические пути, определяется на основе топологического и временного анализа схемы следующим образом. Критическим путем назовем путь в схеме от внешнего входа до внешнего выхода, у которого задержка распространения сигнала больше определенного процента (например, 90%) пути с самой большой задержкой.

Для каждой линии вычисляется “временное окно” – (минимальное время прибытия сигнала, максимальное время убытия сигнала).

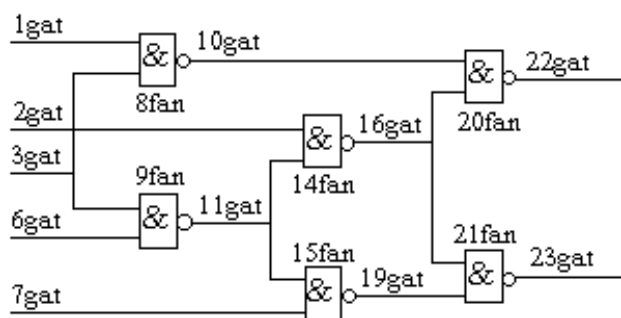


Рисунок 2 – Схема C17 каталога ISCAS85

Из максимальных значений времен убытия сигналов находятся самые долгие – критически пути и входящие в него линии схемы. Эти линии формируют множество линий-жертв.

Например, для схемы C17 рис.2 на основе статического временного анализа можно найти 6 критических путей: [3gat, 11gat, 16gat, 22gat], [6gat, 11gat, 16gat, 22gat], [3gat, 11gat, 16gat, 23gat], [3gat, 11gat, 19gat, 23gat.], [6gat, 11gat, 16gat, 23gat], [6gat, 11gat, 19gat, 23gat].

Таким образом, множество линий-жертв образуют следующие линии схемы рис.2 [3gat, 6gat, 11gat, 16gat, 19gat, 22gat, 23gat].

#### 4. Выбор целевых неисправностей

Далее для линии-жертвы, входящей в критический путь, определяются линии-агрессоры схемы, которые могут индуцировать задержку распространения сигнала на критическом пути. Это можно сделать на основании следующей информации.

- *Пространственные соотношения.* Интуитивно понятно, что соседние на подложке линии имеют большие значения паразитических емкостей. Поэтому, прежде всего, следует выделить соседние линии, имеющие существенные емкости между собой. Это можно сделать, например, с помощью специальных программ, входящих в современные САПР. Для данного критического пути, состоящего из линий-жертв, формируется в порядке убывания значений емкостей множество потенциальных линий-агрессоров, которые имеет емкость больше определенного порога.
- *Временные соотношения.* Здесь для отбора можно использовать временные окна (минимальное время прибытия сигнала, максимальное время убытия сигнала) для каждой линии схемы. Понятно, что временные окна для линии-жертвы и линии-агрессора должны пересекаться. В противном случае, линия-агрессор не может влиять на линию-жертву. Учет временных соотношений также позволяет существенно сократить множество потенциальных неисправностей.
- *Функциональные соотношения.* Очевидно, что, если линия-агрессор функционально не связана с линией-жертвой, то эти линии не могут влиять друг на друга. Функциональная связь обычно исследуется с помощью логического моделирования, где определяются необходимые логические условия для замедления распространения сигналов.

Таким образом, строится множество целевых неисправностей, которое существенно меньше множества всевозможных перекрестных неисправностей. Например, для схемы рис.2 возможно 42 потенциальных перекрестных неисправностей. Рассмотрим пару входных наборов (00001, 01000). Для линии-жертвы 16gat можно выделить множество линий-агрессоров (10gat, 11gat, 19gat, 22gat, 23gat). Можно показать, что для приведенной пары входных наборов линии-агрессоры 19gat, 22gat проявляются на линии-жертве 16gat (перекрестные неисправности индуцированные задержки проверяются).

Таким образом, для каждой пары жертва-агрессор необходимо построить тестовую пару входных наборов, проверяющую данную неисправность.

#### 5. Построение тестовой пары наборов

Ясно, что проверяющий тест для перекрестных неисправностей типа индуцированные задержки должен состоять из пар входных наборов, обеспечивающих приведенные выше условия. Отметим, что для данного критического пути время распространения сигнала может быть различным для разных пар входных наборов. Очевидно, что желательно найти пары наборов с максимальной задержкой, которые позволяют проверить целевые неисправности. При поиске таких пар можно использовать генетический алгоритм (ГА) в сочетании с многозначным алфавитом [7]. Очевидно, что в качестве особи ГА здесь целесообразно использовать пару входных наборов, множество которых составляет популяцию. Здесь можно использовать стандартные операторы кроссинговера и мутации [7], среди которых мы отдаем предпочтение однородному кроссинговеру. Для оценки значения фитнес-функции мы используем данные логического моделирования в многозначном алфавите [7], с помощью которого определяются новые неисправности, которые проверяются исследуемой парой входных наборов (потенциальным решением).

#### Выводы

Показано, что применение ГА в сочетании с логическим моделированием и временным анализом позволяет эффективно решать задачу построения тестов для неисправностей индуцированных задержек.

#### Литература

1. *Rubio.* An approach to the analysis and detection of crosstalk faults in digital VLSI circuits/ Rubio, N.Itazaki, X.Xu, K.Kinoshita // IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems. – 1994. - Vol.13, No.3. – Pp.387-394.
2. *Chen W.Y., Gupta S.K., Breuer M.A.* Analytic Models for Crosstalk Delay and Pulse Analysis under Non-Ideal Inputs // Proc.of the Int’l.Test Conf., Nov. 1997. – Pp. 809-818.
3. *Скобцов Ю.А., Скобцов В. Ю., Нассер Іяд К.М.* Генерация тестов для неисправностей типа индуцированные импульсы// Інформаційно-керуючі системи на залізничному транспорті. – 2010. - №4. – С.27-29.
4. *Скобцов Ю.А., Скобцов В. Ю., Нассер Іяд К.М.* Проверяющие тесты cross talk неисправностей на основе эволюционных методов // Вестник национального технического университета «ХПИ». – 2010.-№31.-С.170-176.

5. *Krstic A.* Delay Testing Considering Cross-Induced Effects/ Krstic, J.-J.Liou, Y.-M.Jiang, K.-T.Cheng.- Proceedings of International Conference,2001.
6. *Sunghoon Chun.* XPDF-ATPG: An Efficient Test Pattern Generation for Crosstalk-Induced Faults/ Sunghoon Chun, Yongjoon Kim, Myuang-Hoon Yang, Sungho Kang.- 17<sup>th</sup> Asian Test Symposium, 2008. – Pp.83-88,.
7. *Скобцов Ю.А., Скобцов В.Ю.* Логическое моделирование и тестирование цифровых устройств.- Донецк:ИПММ НАНУ, ДонНТУ, 2005. – 436с.

### Резюме

Показано построение проверяющих тестов цифровой системы для заданной неисправности с использованием генетических алгоритмов

Показано побудову перевіряючих тестів цифрової системи для заданої несправності з використанням генетичних алгоритмів

The building inspection test digital system for a given fault is shown on the basis of genetic algorithms

**Ключові слова:** проверяющий тест, неисправность, генетический алгоритм, цифровая система

*Поступила 03.06.2011 г.*