

ЦИФРОВЫЕ ИНТЕГРАЛЬНЫЕ МИКРОСХЕМЫ

Общие сведения о цифровых микросхемах

Цифровые интегральные микросхемы — это электронные устройства, обеспечивающие строительство практически всех узлов и блоков ЭВМ и других цифровых устройств, в которых обрабатываемая информация представлена в виде двоичных чисел. Подавляющее большинство интегральных схем (ИС) представляют собой потенциальные логические элементы (ЛЭ). Характерно наличие связи по постоянному току между входами и выходами ИС. Схемотехническая реализация потенциальных цифровых ИС осуществляется на основе ряда типовых базовых ЛЭ.

Параллельно с развитием цифровой техники шло создание различных серий ИС. Основными тенденциями разработок было стремление к увеличению быстродействия и уменьшению мощности потребления ИС. Эти серии развивались на основе типовых базовых ЛЭ в следующей последовательности: резисторно-транзисторная логика (РТЛ), резистивно-емкостная транзисторная логика (РЕТЛ), диодно-транзисторная логика (ДТЛ), транзисторно-транзисторная логика (ТТЛ), эмиттерно-связанная логика (ЭСЛ), транзисторно-транзисторная логика с диодами Шотки (ТТЛШ), интегральная инжекционная логика (И²Л). Наряду с биполярными схемами очень широкое распространение получили ИС на униполярных МОП-транзисторах, особенно на транзисторах с индуцированными каналами n- и p-типа (КМОП-транзисторах).

Серия ИС представляет собой комплект микросхем, имеющих единое схемотехническое и конструктивно-технологическое исполнение. В настоящее время наибольшее распространение получили логические элементы ТТЛ, ТТЛШ (в дальнейшем — ЛЭ ТТЛ) и элементы на КМОП-транзисторах, выпускаемые в виде нескольких серий ИС. Микросхемы этих серий отличаются лучшими электрическими параметрами и позволяют получить более высокий уровень интеграции. Поэтому указанные серии содержат десятки различных по функциональному назначению микросхем, среди которых имеются не только простейшие ЛЭ малой степени интеграции (МИС) типа И-НЕ, ИЛИ-НЕ, содержащие до 10 элементов, но и гораздо более сложные микросхемы: регистры, сумматоры, счетчики и другие, т.е. схемы со средней степенью интеграции (СИС), содержащие до 100 элементов в одном корпусе.

Совершенствование технологий и схемотехники позволило значительно улучшить основной показатель ЛЭ ТТЛ — энергию переключения (произведение средней задержки распространения сигнала $t_{зд.р.ср}$ на среднюю мощность $P_{пот. ср}$, потребляемую в статическом режиме), т.е. уменьшить ее примерно в 20 раз по сравнению со значениями, характерными для первых серий ЛЭ ТТЛ. Это позволило размещать на кристалле микросхемы от 100 до 1000 элементов и получать большие интегральные схемы (БИС). Основные достоинства БИС наилучшим образом реализуются в устройствах, имеющих регулярную структуру. Это в первую очередь относится к

запоминающим устройствам ЭВМ.

Еще больший прогресс достигнут в развитии ЛЭ на КМОП-транзисторах, которые по своим параметрам заметно приблизились к параметрам идеального логического элемента: $R_{вх} \rightarrow \infty$, $R_{вых} < 100$ Ом, $P_{пот} \rightarrow 0$, помехоустойчивость $U_{пом} \approx 0,5 U_n$, где U_n — напряжение питания, $t_{зд.р.ср} \approx 20$ нс. Использование схемотехники на КМОП-транзисторах, отличающихся высокой технологичностью, позволило создать СБИС, содержащие сотни тысяч логических элементов на кристалле и работающие на тактовых частотах ~ 1 ГГц.

Дальнейшее повышение степени интеграции ИС, усложнение их функций связано с более узкой специализацией БИС. Это ограничивает круг потребителей и резко повышает стоимость таких разработок. Одним из выходов в этой ситуации является создание в виде СБИС микропроцессоров, т.е. устройств, управляемых программным способом и осуществляющих обработку цифровой информации и управление, что повышает соответственно универсальность СБИС.

Другим путем использования БИС и СБИС является создание на их основе базовых матричных кристаллов (БМК) — заготовок, содержащих необходимые элементы, как правило, с регулярной структурой, образующей матрицу. Обеспечение необходимых функций в этом случае осуществляется по индивидуальному заказу путем нанесения нескольких слоев металлизации.

Несмотря на достигнутые успехи, СБИС, ИС и СИС остаются основной элементной базой при создании цифровых устройств и используются и как самостоятельные элементы, и в качестве связующего звена между более сложными схемами.

Логические схемы на биполярных транзисторах

Микросхемы транзисторно-транзисторной логики (ТТЛ) находят широкое применение в цифровой технике. В них удачно сочетаются высокие быстродействие, нагрузочная способность, помехоустойчивость, сравнительно низкая потребляемая мощность и невысокая стоимость. В зависимости от требований, предъявляемых к аппаратуре, выпускается несколько серий ТТЛ-микросхем, электрически полностью совместимых друг с другом. Параметрами таких микросхем являются:

время задержки распространения сигнала при включении $t_{зд}^{0,1}$ — интервал времени между входным и выходным импульсами при переходе напряжения на выходе микросхемы от напряжения, соответствующего лог. 1 к напряжению, соответствующему лог. 0, измеренный на уровне 0,5;

время задержки распространения сигнала при выключении $t_{зд}^{1,0}$ — интервал времени между входным и выходным импульсами при переходе напряжения на выходе микросхемы от напряжения, соответствующего лог. 0, к напряжению, соответствующему лог. 1, измеренный на уровне 0,5;

среднее время задержки распространения сигнала $t_{зд.р.ср}$ — интервал времени,

равный полусумме времени задержки распространения сигнала при включении и выключении микросхемы;

потребляемая мощность $P_{ном}$ — значение мощности, потребляемой микросхемой от источников питания в заданном режиме;

потребляемая мощность в состоянии лог. 1 ($P_{ном}^1$);

потребляемая мощность в состоянии лог. 0 ($P_{ном}^0$);

средняя потребляемая мощность $P_{ном.ср}$ — полусумма мощностей, потребляемых микросхемой от источников питания в двух различных устойчивых состояниях;

энергия переключения $t_{зд.р.ср} P_{ном.ср}$ — основной параметр, определяющий качество микросхемы логического элемента (ЛЭ): чем она ниже, тем схема лучше.

По последнему показателю выгодно отличаются серии микросхем КР1531, КР1533 более поздних разработок, что обусловлено использованием диодов Шоттки, совершенствованием схемотехники ЛЭ и технологии изготовления.

Таблица 3.1

Серия	$t_{зд.р.ср}$, нс	$P_{эл.ср}$, мВт	$t_{зд.р.ср} P_{эл.ср}$, пДж
К130, К131	11	40	440
К133, К155	18	19	342
К134	65	2	130
ТТЛ с транзисторами Шоттки:			
К530, К531	5	32	160
К533, К555	20	4	80
КР1531	4	8	32
КР1533	11,5	2,3	26

Серии ТТЛ-микросхем различаются по потребляемой мощности и быстродействию, типовые значения которых приведены в табл. 8.1.

На рис. 8.1 представлена схема базового ЛЭ И-НЕ серии К134. Функция И реализуется в большинстве ТТЛ-серий на многоэмиттерном транзисторе (МЭТ) VT1, функция НЕ — на двухтактном инверторе с использованием транзисторов VT2... VT4.

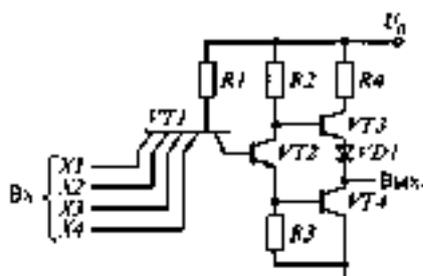


Рис. 8.1

Диод VD1 служит для увеличения помехоустойчивости ЛЭ при входном напряжении U_{ex}^1 . Выполнение схемы И на МЭТ с общими для всех эмиттеров базой и коллектором позволяет заметно уменьшить паразитную емкость элемента И и тем самым повысить быстродействие ЛЭ, а также уменьшить площадь ЛЭ на кристалле.

В статическом режиме потребляемая мощность в состоянии лог. 0 $P_{ном}^0$ ЛЭ в несколько раз больше, чем потребляемая мощность в состоянии лог. 1 $P_{ном}^1$. При изменении состояния схемы в момент ее переключения оба выходных транзистора $VT3$, $VT4$ оказываются временно открытыми и через них протекает большой сквозной ток, увеличивающий потребляемую микросхемой мощность. Поэтому с увеличением частоты следования импульсов тактовых сигналов f_T эта импульсная составляющая возрастает.

Схема базового ЛЭ серий К130, К131, К133, К155, представленная на рисунке 8.3, дополнена демпфирующими диодами $VD1...VD4$ для ограничения колебательных процессов на входах ТТЛ, которые могут привести к ложному срабатыванию ЛЭ и появлению ложных импульсов на выходе ЛЭ. Диоды открываются только при отрицательном изменении входных напряжений ниже уровня $-0,7$ В, сглаживая возможные колебательные процессы на входах схемы.

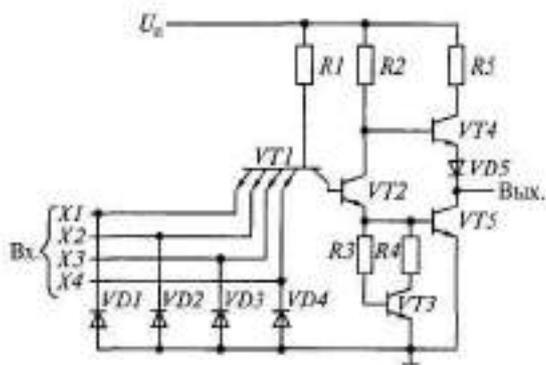


Рис. 8.3

Транзистор $VT3$ и резисторы $R3$, $R4$ заменяют резистор $R3$ в ранее рассмотренной схеме (см. рис. 8.2), что повышает помехоустойчивость данной схемы при напряжении U_{ex}^0 , соответствующем лог. 0, на входе схемы, вследствие пороговых свойств перехода база—эмиттер транзистора $VT3$.

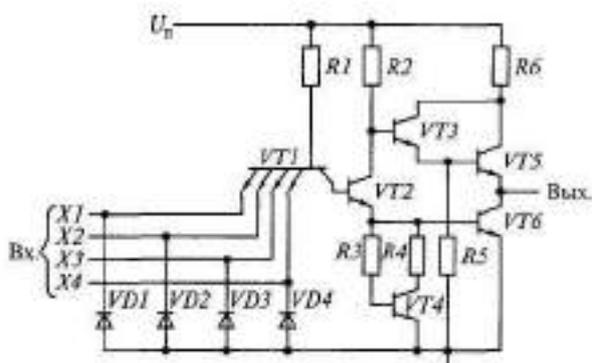


Рис. 8.4

У базового элемента И-НЕ серий К130, К131 с повышенным быстродействием, представленного на рис. 8.4, верхнее плечо выходного каскада выполнено на транзисторах $VT3$, $VT5$ по схеме Дарлингтона, что обеспечивает большой коэффициент усиления в состоянии высокого уровня, повышает нагрузочную способность схемы и ее быстродействие.

ТТЛ с транзисторами Шотки

Схема элемента И-НЕ серий К530, К531 отличается от схемы И-НЕ серий К130, К131 по существу только заменой обычных диодов и транзисторов на диоды и транзисторы Шотки, за счет чего заметно уменьшается значение энергии переключения микросхемы — произведение $t_{зд.р.ср} P_{ном.ср}$. Ток металлополупроводникового выпрямляющего контакта с барьером Шотки обусловлен эмиссией основных носителей из слабо легированного полупроводника n-типа в металл. Благодаря этому время выключения таких диодов очень мало. Кроме того, для отпирания диода Шотки требуется меньшая разность потенциалов, чем для обычных диодов с p-n-переходом (0,2...0,4 В вместо 0,5... 0,7 В), причем она может регулироваться технологическим подбором материала металла.

В обычных микросхемах ТТЛ у транзистора в состоянии насыщения коллекторный переход смещен в прямом направлении и инжектирует неосновные носители в базовую область. Это удлиняет процесс выключения транзистора. Диод Шотки



Рис. 8.5

подключается параллельно коллекторному переходу транзистора, как это показано на рисунке, и при отпирании транзистора предотвращает смещение его коллекторного перехода в прямом направлении выше уровня 0,4 В. При этом напряжение между коллектором и эмиттером транзистора Шотки остается достаточно низким, порядка 0,2...0,3 В.

У элемента И-НЕ серии К533, К555 функция И выполняется диодами Шотки, благодаря чему свободные входы могут подключаться к шине

питания непосредственно, а не через внешние резисторы, как в случае использования многоэмиттерного транзистора Шотки, которые уменьшают ток $I_{вх}^1$.

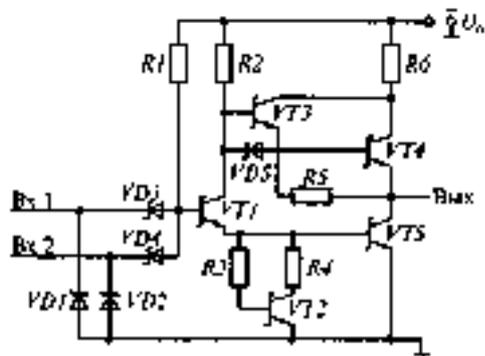


Рис. 8.6

Дальнейшее улучшение основного показателя качества элемента И-НЕ ($t_{зд.р.ср} P_{ном.ср}$) было достигнуто благодаря более совершенной технологии: ионная имплантация примесей вместо диффузии и окисная изоляция между транзисторами вместо изоляции p—n-переходами привели к значительному снижению внутренних паразитных емкостей микросхем. В результате

появились микросхемы серий КР1531 и КР1533, при создании которых была использована более сложная схемотехника, что также позволило уменьшить энергию переключения.

Особенности применения микросхем ТТЛ при разработке цифровых устройств

Для обеспечения правильной и надежной работы цифрового устройства на элементах ТТЛ необходимо правильно спроектировать его схему, используя минимально возможное количество различных элементов ТТЛ, в том числе функционального гораздо более сложных, чем элемент И-НЕ. В соответствии с техническим заданием на разрабатываемую схему надо уметь выбрать нужные серии микросхем с учетом их параметров и условий эксплуатации. Кроме того, следует соблюдать основные правила и рекомендации по применению микросхем ТТЛ в цифровых устройствах.

Неиспользуемые логические элементы. В микросхемах ТТЛ, содержащих несколько простейших независимых элементов И-НЕ, И-ИЛИ-НЕ и т.п. с общим питанием могут оказаться элементы, незадействованные в структуре цифрового устройства. Поскольку мощность меньше при выходном напряжении, соответствующем лог. 1, рекомендуется подавать на входы незадействованного элемента соответствующие логические сигналы. Обычно для этого достаточно соединить их с общей (земляной) шиной. При этом выходной сигнал элемента в случае необходимости можно использовать для подачи лог. 1 на входы других элементов.

Неиспользуемые входы элементов ТТЛ. Еще чаще часть входов элементов микросхемы ТТЛ не используется. Как показывает практика, в логических схемах и схемах, управляемых с помощью тактовых импульсов, это может отрицательно сказаться на их помехоустойчивости и быстродействии. На незадействованном входе элемента возрастает уровень динамических (кратковременных) помех, на который влияют паразитные емкости, инерционные процессы в микросхеме, динамические помехи, возникающие при работе соседних элементов. Паразитные емкости этого входа 1,5... 3,5 пФ могут оказаться подключенными к базе многоэмиттерного транзистора через отпирающийся переход эмиттер—база при положительном перепаде напряжений на другом используемом входе, увеличивая тем самым значение $t_{зд}^{1.0}$.

Для исключения этих нежелательных эффектов неиспользуемые входы можно по возможности подключить к другим используемым входам этого же элемента. При таком способе подключения следует иметь в виду, что входная емкость элемента увеличивается, а быстродействие снижается. Поскольку непосредственное соединение неиспользуемого входа с шиной питания U_n недопустимо из-за больших входных токов P_{ex} , можно использовать подключение неиспользуемых входов к напряжению 2,4... 3,6 В. Его можно создать с помощью дополнительного логического элемента, входы которого соединены с общей шиной, или подключением неиспользованных входов к шине питания U_n через резистор с сопротивлением не менее 1 кОм. (Один такой резистор обеспечивает подключение 20 входов ЛЭ.)

Объединение выходов элементов ТТЛ. В элементах ТТЛ со стандартным двухтактным выходным каскадом нельзя объединять выходы, так как это может привести к возникновению на выходе очень больших сквозных токов. Такое

объединение возможно только в микросхемах с открытым коллектором на выходе, который может быть подключен к шине питания U_n с помощью внешнего резистора, или в микросхемах с тремя устойчивыми состояниями. Для увеличения нагрузочной способности микросхемы допускается параллельное включение входов и выходов двух элементов из одного корпуса.

Микросхемы с открытым коллектором. Возьмем за основу ранее рассмотренную схему на рис. 8.1. Выходы некоторых микросхем выполнены так, что верхний выходной транзистор $VT3$ и относящиеся к нему элементы отсутствуют, т. е. нижний транзистор $VT4$ имеет свободный или открытый коллектор, который является выходом ЛЭ. Этот транзистор подключается к источнику питания через внешний резистор или

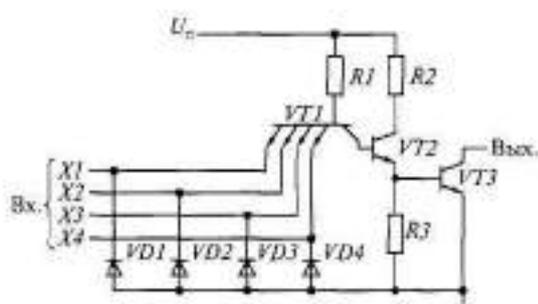


Рис. 8.9

через элемент индикации, реле и т. п. Такие микросхемы (рис. 8.9) используются для управления внешними устройствами, которые могут к тому же работать от других источников питания, имеющих более высокое напряжение (например, элемент К155ЛА11 — до 30 В). При подключении к внешнему резистору элемент выполняет функцию И-НЕ. В условном

графическом обозначении элемента с открытым коллектором имеется специальный значок — ромб (или подчеркнутый ромб). Такие элементы приспособлены для выполнения логических операций — организации монтажной (проводной) логики. Параллельное объединение нескольких выходов и подсоединение их к общей нагрузке обеспечивают условное выполнение функции И-ИЛИ-НЕ (рис. 8.10, а). Действительно, при наличии лог. 1 на входах одного из логических элементов И-НЕ на соответствующем выходе появляется лог. 0, которого достаточно, чтобы и на выходе схемы с монтажной логикой был лог. 0 — функция ИЛИ, т.е. при этом как бы отрабатывается функция И-ИЛИ-НЕ (монтажное ИЛИ):

$$F = \overline{AB \vee CD \vee EF}.$$

С другой стороны, на объединенном выходе лог. 1 появится только тогда, когда на выходе каждого логического элемента будут лог. 1. Следовательно, объединение открытых коллекторов на общую нагрузку позволяет рассматривать данную схему как реализующую функцию И, поэтому такую схему еще называют монтажное И. На рис 8.10, б показано условное обозначение монтажного ИЛИ (И) в схемах.

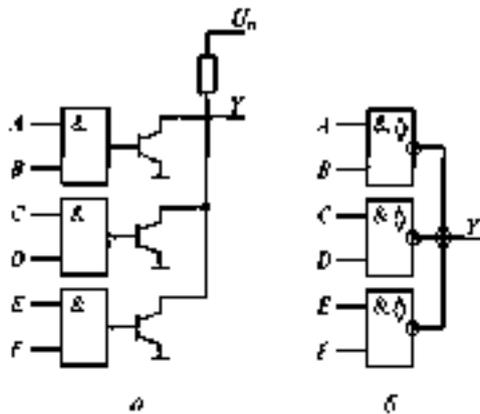


Рис. 8.10

Логические элементы на КМОП-транзисторах

Логические элементы и целые цифровые узлы на КМОП-транзисторах в виде микросхем с различной степенью интеграции являются, без сомнения, самой перспективной элементной базой для создания цифровых устройств. Это обусловлено целым рядом уникальных достоинств, присущих таким микросхемам. Мощность, потребляемая логическим элементом в статическом режиме, очень мала и определяется только токами утечки. Высокая технологичность их изготовления позволяет на сравнительно небольшой площади кристалла кремния (10... 100 мм²) разместить сотни тысяч и даже миллионы логических элементов.

Большое быстродействие элементов на КМОП-транзисторах в составе БИС и СБИС позволяет последним работать на тактовых частотах, достигающих нескольких сотен мегагерц. У микросхем на КМОП-транзисторах, реализующих простые логические функции (И-НЕ, ИЛИ-НЕ и т. п.) быстродействие ниже ($t_{зд,р} \approx 10... 100$ нс) из-за больших внешних емкостей нагрузки и монтажа ($C_n = 15... 100$ пФ).

Динамическая мощность в микросхемах на КМОП-транзисторах затрачивается в основном на перезарядку нагрузочных емкостей. Это позволяет создавать БИС и СБИС с малой потребляемой мощностью даже при высоких тактовых частотах. Современные микросхемы на КМОП-транзисторах устойчиво работают, в диапазоне питающих напряжений от 2 до 15 В. По помехоустойчивости элементы на КМОП-транзисторах существенно превосходят элементы любых других типов (ТТЛ, ЭСЛ и т.д.). Диапазон помехоустойчивости находится в пределах $0,3 U_n \leq U_{ном} \leq 0,5 U_n$. Отличает эти элементы и высокая температурная стабильность их основных электрических параметров и характеристик: в диапазоне от -60 до +125⁰С их температурный уход не превышает 10 %.

Большая нагрузочная способность элементов на КМОП-транзисторах ($K_{раз} = 50... 100$) обусловлена большим входным сопротивлением этих элементов, которое имеет чисто емкостный характер, если пренебречь токами утечки. Полная развязка по постоянному току работающих друг на друга элементов, простая и понятная схемотехника основных цифровых узлов (триггеров, счетчиков, регистров, сумматоров и т. п.) существенно облегчают разработчикам проектирование цифровых устройств на КМОП-транзисторах.

Очень важно, что при использовании элементов на КМОП-транзисторах отсутствует проблема компромисса в выборе между потребляемой мощностью и быстродействием, характерная для всех других типов элементов. Увеличение быстродействия элемента на КМОП-транзисторах путем уменьшения сопротивления этих транзисторов тем или иным способом не изменяет мощность, потребляемую им в статическом режиме ($P_{ном} \approx 0$).

МОП-транзистор, т.е. транзистор со структурой металл-окисел—полупроводник, представляет собой по структуре конденсатор (рис. 8.11), одна из обкладок которого (затвор $\bar{3}$) выполнена из проводящего материала (металла, полукристаллического кремния). Вторая обкладка (подложка Π) представляет слабо легированный полу-

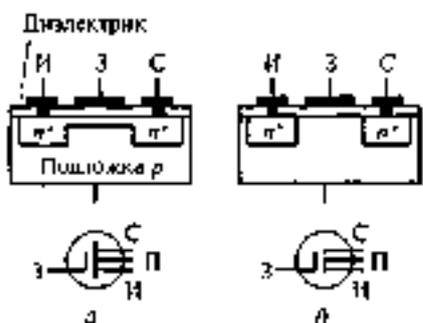


Рис 8.11

проводник p - или n -типа. Эти обкладки изолированы друг от друга тонким слоем ($0,05...0,1$ мкм) диэлектрика (обычно окисел SiO_2), выращенного на поверхности полупроводника.

На подложке на небольшом расстоянии друг от друга ($L = 0,5...5$ мкм) расположены две области (исток И , сток С) из сильно легированного полупроводника с противоположной материалу подложки проводимостью. Таким образом, между областями исток—подложка и сток—подложка

находятся два встречно включенных p — n -перехода. Поэтому ток между стоком и истоком может протекать (при $U_{с-и} \neq 0$) только в случае наличия между ними проводящего канала на границе диэлектрик—подложка с той же проводимостью, что у стока и истока. Этот канал может быть встроенным (см. рис. 8.11, а), т.е. существующим изначально, даже при нулевом значении поперечного электрического поля ($U_{з-п} = 0$)*.

У МОП-транзисторов, используемых в цифровых схемах, канал индуцированного типа (см. рис. 8.11, б) возникает (индуцируется) только под действием поперечного электрического поля, при соответствующей полярности приложенного к затвору относительно подложки напряжения.

Для МОП-транзисторов с каналом p -типа характерны области стока и истока p -типа, подложка n -типа, отпирающее напряжение, приводящее к образованию канала $U_{з-и} < 0$, и рабочий ток, создаваемый только дырками.

Для МОП-транзисторов с каналом n -типа характерны области стока и истока n -типа, подложка p -типа, отпирающее напряжение, приводящее к образованию канала $U_{з-и} > 0$, и рабочий ток, создаваемый только электронами. Кроме того, необходимо иметь в виду, что при изображении МОП-транзистора на схемах стрелкой обозначается тип подложки, который противоположен типу канала.

Принципы построения логических элементов на КМОП-транзисторах

Принцип работы логических элементов на КМОП-транзисторах легко понять на примере простого инвертора, представленного на рис. 8.13, который состоит из двух встречно включенных МОП-транзисторов: $VT1$ с каналом р-типа и $VT2$ с каналом п-типа. Их затворы объединены и являются входом инвертора. Исток и подложка у МОП-транзистора с каналом р-типа соединяются с источником U_n , а у МОП-транзистора с каналом п-типа — с общей шиной. Общая точка стоков этих транзисторов служит выходом. При этом их р-п-переходы исток—подложка, сток—подложка всегда заперты.

Если на вход инвертора подано напряжение низкого уровня $U^0 \approx 0$, то транзистор $VT2$ заперт, а $VT1$ открыт, так как его напряжение смещения затвор—исток ($U_{з-и}$) больше (по модулю) порогового напряжения $U_{пор,р} = -(1,5...2,5)$ В:

$$|U_{з-и}| = U_i > |U_{пор,р}|.$$

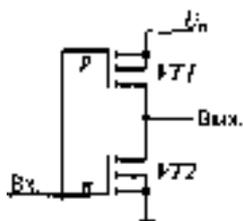


Рис. 8.13

Поскольку входное сопротивление следующего каскада очень велико, то напряжение на выходе инвертора $U_{вых} \approx U_n$, а ток стока у транзисторов $VT1$ и $VT2$ близок к нулю. При высоком уровне входного напряжения $U_{вх}^1 \approx U_n$ транзистор $VT1$ закрыт, а транзистор $VT2$ открыт и выходное напряжение $U_{вых}^0 \approx 0$.

Рассмотрим принцип действия логического элемента И-НЕ, схема которого представлена на рис. 8.14.

Логический элемент состоит из двух параллельно включенных МОП-транзисторов с каналом р-типа и двух последовательно включенных МОП-транзисторов с каналом п-типа. Таким образом, входной сигнал управляет парой МОП-транзисторов с каналами разной проводимости, при этом всегда один из транзисторов будет открыт, а другой закрыт.

При поступлении на оба входа напряжений, соответствующих лог. 1, на выходе логического элемента должно появиться напряжение, соответствующее лог. 0.

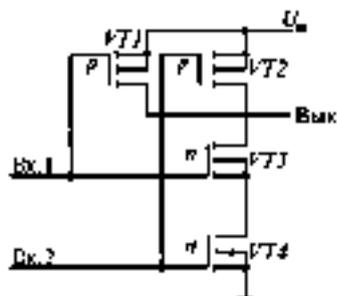


Рис. 8.14

Истоками транзисторов $VT1$ и $VT2$ являются электроды, подсоединенные к U_n , а транзисторов $VT3$ и $VT4$ — к общей шине. При подаче на оба входа напряжений, соответствующих лог. 1, условия для образования канала между стоком и истоком в транзисторах $VT1$ и $VT2$ нет, так как нет разности потенциалов между затвором и истоком. В транзисторах $VT3$ и $VT4$ картина

иная. Между затвором и истоком транзистора $VT4$ образуется разность потенциалов, что является условием образования в нем канала. Потенциал общей шины, соответствующий лог. 0, по этому каналу передается на сток транзистора $VT4$ и исток транзистора $VT3$. Аналогично между затвором и истоком транзистора $VT3$ образуется канал, что приводит к передаче через транзистор потенциала лог. 0 с истока на сток и

соответственно на выход схемы И-НЕ.

При поступлении хотя бы на один из входов напряжения, соответствующего лог. 0, на выходе должно появиться напряжение, соответствующее лог. 1.

Подобным же образом работает схема логического элемента ИЛИ-НЕ, представленная на рис. 8.15. Логический элемент состоит из двух последовательно включенных МОП-транзисторов с каналом р-типа и двух параллельно включенных МОП-транзисторов с каналом n-типа.

При поступлении хотя бы на один из входов напряжения, соответствующего лог. 1, на выходе должно появиться напряжение, соответствующее лог. 0.

Например, при подаче на Вх. 1 напряжения, соответствующего лог. 1, в одном из параллельно включенных транзисторов (в нашем случае $VT4$) образуется канал, а в соответствующем ему парном транзисторе ($VT2$) канала не будет. Тогда на выход логического элемента через образовавшийся канал передается напряжение общей шины или лог. 0.

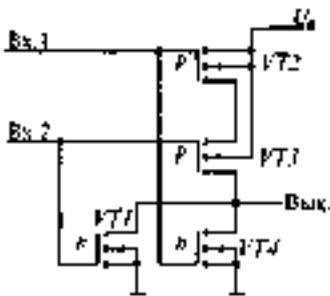


Рис. 8.15

При поступлении на оба входа напряжений, соответствующих лог. 0, на выходе логического элемента должно появиться напряжение, соответствующее лог. 1.

При подаче на оба входа напряжений, соответствующих лог. 0, условия для образования канала между стоком и истоком в транзисторах $VT1$ и $VT4$ нет, так как нет разности потенциалов между затвором и истоком. В транзисторах $VT2$ и $VT3$ картина иная. Между затвором и истоком транзистора $VT2$ образуется разность потенциалов, что является условием для образования в нем канала. Потенциал U_n , соответствующий лог. 1, по этому каналу передается на сток транзистора $VT2$ и исток транзистора $VT3$. Аналогично между затвором и истоком транзистора $VT3$ образуется канал, что приводит к передаче через транзистор потенциала лог. 1 с источника U_n на сток и соответственно на выход схемы ИЛИ-НЕ.

Особенности применения микросхем на КМОП-транзисторах при построении цифровых устройств

Последовательность подачи питающего напряжения и входных сигналов. Поскольку КМОП-структура является четырехслойной, в ней имеются паразитные биполярные транзисторы и возможно возникновение тиристорного эффекта.

Однако в случае включения тиристора происходит замыкание шины питания и общей шины, и в результате большой мощности, рассеиваемой на микросхеме, возможно ее повреждение. Единственный способ выключения тиристора состоит в отключении питания.

Для исключения нежелательных явлений напряжение питания на КМОП-микросхеме следует всегда подавать раньше подачи любых входных сигналов, а выключение микросхем следует выполнять в обратном порядке.

Токоограничивающие резисторы на выходе и входе ЛЭ. Если на выходе КМОП-микросхемы включен конденсатор с достаточно большой емкостью ($C_n > 500$ пФ), то в моменты переключений выходного инвертора этой микросхемы через его выходные МОП-транзисторы протекают большие токи заряда, что может привести к повреждению прибора. Поэтому для ограничения этого тока между выходом микросхемы и конденсатором следует включить резистор, снижающий этот ток до 1... 2 мА. Такой же токоограничивающий резистор необходимо включить на вход микросхемы, если через ее защитную RC-цепь возможно даже кратковременное протекание больших токов, создаваемых источником входного сигнала.

Подавление помех в цепи питания. Для подавления помех, возникающих в цепи питания, на плате с микросхемами между шиной питания U_n и общей шиной включают конденсаторный фильтр: электролитический конденсатор емкостью 1... 10 мкФ и параллельно ему в зависимости от числа микросхем на плате — несколько керамических конденсаторов емкостью 0,01...0,1 мкФ.

Неиспользуемые входы КМОП-микросхемы. Следует помнить, что входы КМОП-микросхем (в отличие от ТТЛ), недопустимо оставлять свободными. Если какой-нибудь вход окажется неподсоединённым, то на нем могут возникнуть непредсказуемые напряжения за счет наводок и связей через паразитные емкости. Следствием этого может быть не только неверное действие микросхемы, но и ее повреждение. Поэтому свободные входы микросхемы обязательно соединяют с шиной питания U_n или общей шиной в зависимости от функции элемента или объединяют их с другими, задействованными входами.

Правила обращения. Подробные инструкции по обращению с КМОП-транзисторами можно найти в соответствующих справочниках. К основным правилам можно отнести следующие:

в процессе хранения и транспортирования отдельных микросхем выводы их должны быть соединены между собой, например путем обертывания металлической фольгой;

нельзя производить смену микросхем при включенном питании;

при монтаже работающий с микросхемами человек должен быть заземлен с помощью проводящего браслета, соединенного с контуром заземления помещения через резистор 0,5 МОм;

пайку выводов необходимо вести в последовательности — общий, питание, остальные контакты, применяя при этом низковольтный паяльник с заземленным жалом.